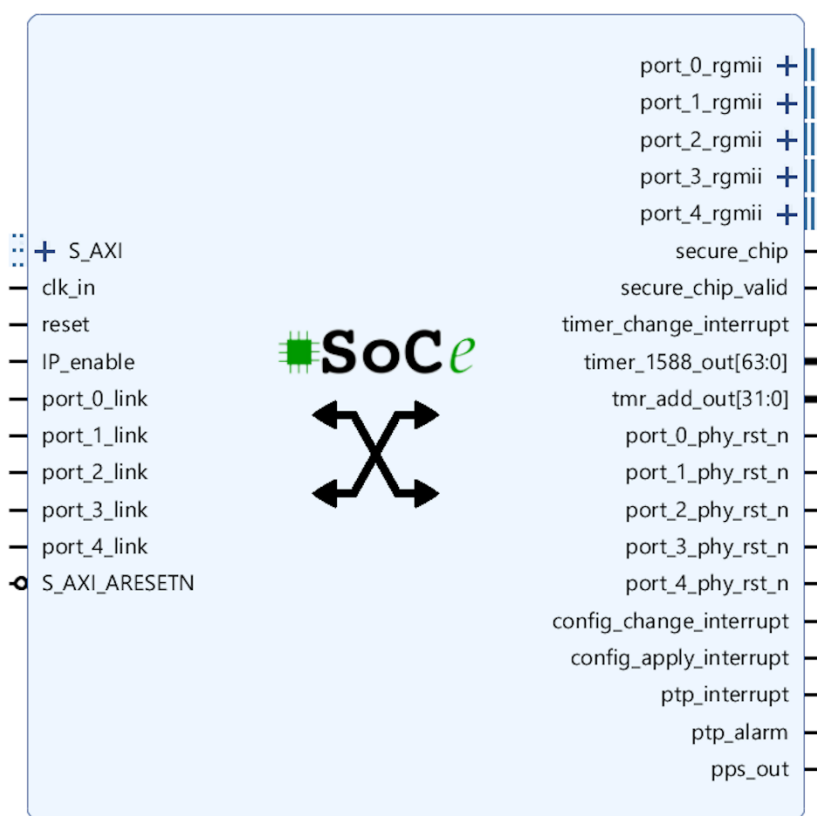


10G TGES IPcore

10G TSN 以太网交换机 IP 核



Multiport TSN Switch (Ultrascale +)

10 TGES IPcore概述

主要特点

确定性以太网解决方案（如 TSN）提供具有保证带宽和确定性延迟的流。

时间敏感网络（TSN）是负责数据链路层标准的 IEEE 802.1 任务组的名称。该组提供了允许通过 IEEE 802 网络提供时间同步和低延迟流服务的规范。

这款新型 10G TSN 以太网交换机 IP 核是 MTSN 交换机 IP 核的演变。它也是一个灵活的 HDL 代码，可用于生成 TSN 端点或 TSN 桥接实现，但可以选择具有 10G 端口。与其他 SoC-e IP 核一样，此 IP 具有一组丰富的通用参数，以便获得最佳的功能资源权衡。这些泛型也可以通过 Vivado GUI 以图形方式进行配置。

主要参数特性

■ 接口

- 全双工 100M/1G/2.5G/5G/10G 以太网接口
- 可配置多达 32 个以太网端口
- MII/RMII/GMII/RGMII/SGMII/QSGMII/USXGMII 物理层设备（PHY）接口。（其他请联系我们）
- 每个端口支持不同的数据速率

■ 交换

- 具有自动 MAC 功能的动态 MAC 表可解决学习和老化问题
- 静态 MAC 表
- 巨型帧管理
- 广播/组播风暴保护
- 每端口速率限制（广播、组播和单播流量）

- 基于端口的 VLAN 支持
- 低级配置
 - MDIO、UART 或 AXI4-lite 管理接口
 - 驱动程序随 IP 核购买一起提供
- 时间敏感型网络
 - IEEE 802.1AS 时间同步层
 - IEEE 802.1Qav 保留流量
 - 基于信用的整形器：为每个流量类配置带宽预留
 - 用于计划流量的 IEEE 802.1Qbv
 - 时间感知整形器：可配置的时隙数
 - 用于网络管理的 IEEE 802.1Qcc
 - 用于管理 YANG 数据的 NETCONF
 - 用于流过滤和管制的 IEEE 802.1Qci (*)
 - 用于 LLDP（链路层发现协议）的 IEEE 802.1AB
 - IEEE 802.1w 快速生成树协议
 - IEEE 802.1s 多生成树协议
 - IEEE 802.1CB 帧复制和消除可靠性 (*)
 - IEEE 802.1Qbu/802.3br 帧抢占 (*)
- 高级配置
 - NETCONF YANG 模型支持（CNC 配置）
 - 高级配置 GUI

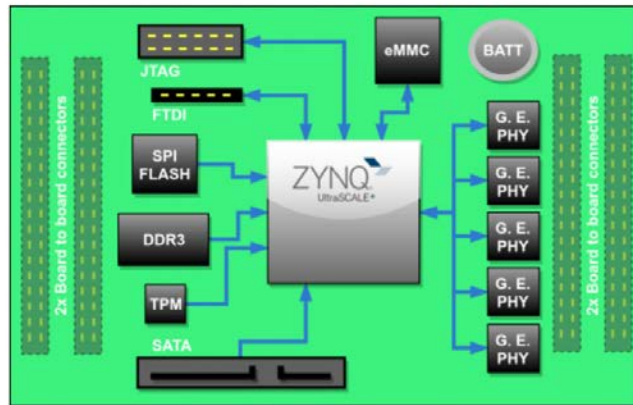
*: 未来版本和/或互操作性测试待定。

■ 支持的 Xilinx FPGA 系列和评估板

10G TSN 以太网交换机 IP 核可部署在以下 Xilinx 系列中。您可以在以下链接中找到不同的

Xilinx 产品表和选型指南：

- 7 系列 (Zynq、Spartan、Artix、Kintex、Virtex)
- 超大规模 (Kintex、Virtex)
- Ultrascale+ (Zynq MPSoC、Kintex、Virtex)
- Versal





General Configuration Interfaces Optional Features Ports Advanced Addresses

Management Port

Port 0 [0 - 31]

Note: Management port is used for (R)(M)STP, LLDP, IGMP Snooping and PTP Time Synchronization in Hybrid mode. It specifies the port number in which the CPU is connected to the switch.

Ports 0 - 7 Ports 8 - 15 Ports 16 - 23 Ports 24 - 31

Port 0	Port 1	Port 2	Port 3	Port 4	Port 5	Port 6	Port 7
--------	--------	--------	--------	--------	--------	--------	--------

Interface Advanced TSN Optional Features External Delays

Credit-Based Shaper (802.1Qav)

802.1Qav

Throughput Granularity 1 Gb/s

Time-Aware Shaper (802.1Qbv)

802.1Qbv

GCL Maximum Depth 31 Slots

Multiport TSN Switch (Ultrascle+) (21.01)

Documentation IP Location

Show disabled ports

Component Name multiport_tsn_switch_0

General Settings Configuration Interface Global Switching Capabilities Port Settings Ethernet Protocols Time Synchronization Network

General Addresses

System Clock

System Clock Frequency 125MHz

Switch Architecture

Version Managed Switch

Switch Size

Number of Ports 4 [2 - 32]

Management Port

Port 4 [0 - 31]

Definition of the management port is only required when RSTP, DSA, IGMP or IEEE802.1x support is enabled. Its value has to be set according to the configured number of ports.

Multiport TSN Switch (Ultrascle +) (21.01)

Documentation IP Location

Show disabled ports

- port_0_gmi
- port_1_gmi
- port_2_gmi
- port_3_gmi
- secure_chip
- secure_chip_valid
- timer_change_interrupt
- port_0_mdio
- port_1_mdio
- port_2_mdio
- port_3_mdio
- port_0_speed_is_10_100
- port_1_speed_is_10_100
- port_2_speed_is_10_100
- port_3_speed_is_10_100
- port_0_userrck
- port_1_userrck
- port_2_userrck
- port_3_userrck
- port_0_status_vector[15:0]
- port_1_status_vector[15:0]
- port_2_status_vector[15:0]
- port_3_status_vector[15:0]
- S_AXI_ACLK
- S_AXI_ARESETN
- config_change_interrupt
- ptp_interrupt
- ptp_alarm
- pps_out

Component Name: multiport_tsn_switch_0

General Settings Configuration Interface Global Switching Capabilities Port Settings Ethernet Protocols Time Synchronization Network

Configuration and Statistics Access Interface Additional Access Interface

Access Interface Type

Interface Type: AXI

UART

UART Baud Rate: AXI

AXI4-Lite

AXI4-Lite Interface Clock Frequency: 125MHz

COE

COE Ethersp: 0x0502

MDIO

PHY Emulation

Slave PHY Address: 8 [0 - 31]

MDIO Speed Announce: 1000 Mbps

Add ID Buffers for MDIO Configuration Interface

Multiport TSN Switch (Ultrascle +) (21.01)

Documentation IP Location

Show disabled ports

- port_0_gmi
- port_1_gmi
- port_2_gmi
- port_3_gmi
- secure_chip
- secure_chip_valid
- timer_change_interrupt
- port_0_mdio
- port_1_mdio
- port_2_mdio
- port_3_mdio
- port_0_speed_is_10_100
- port_1_speed_is_10_100
- port_2_speed_is_10_100
- port_3_speed_is_10_100
- port_0_userrck
- port_1_userrck
- port_2_userrck
- port_3_userrck
- port_0_status_vector[15:0]
- port_1_status_vector[15:0]
- port_2_status_vector[15:0]
- port_3_status_vector[15:0]
- S_AXI_ACLK
- S_AXI_ARESETN
- config_change_interrupt
- ptp_interrupt
- ptp_alarm
- pps_out

Component Name: multiport_tsn_switch_0

General Settings Configuration Interface Global Switching Capabilities Port Settings Ethernet Protocols Time Synchronization Network

Ports 0 - 7 Ports 8 - 15 Ports 16 - 23 Ports 24 - 31

Port 0 Port 1 Port 2 Port 3 Port 4 Port 5 Port 6 Port 7

Interface Basic Advanced

Interface

Interface Type: SGMII/BASE-X

Internal Interface

PHY SGMII Mode

Half Duplex

Add IO Delay

MDIO Port

Management Data Input/Output Interface (MDIO)

Add IO Buffers for MDIO Interface port

Multiport TSN Switch (Ultrascale+) (21.01)

Documentation IP Location

Show disabled ports

- port_0_gmi
- port_1_gmi
- port_2_gmi
- port_3_gmi
- secure_chip
- secure_chip_valid
- timer_change_interrupt
- port_0_mdio
- port_0_mdio
- port_0_mdio
- port_0_speed_is_10_100
- port_0_speed_is_100
- port_1_mdio
- port_1_mdio
- port_1_mdio
- port_1_speed_is_10_100
- port_1_speed_is_100
- port_2_mdio
- port_2_mdio
- port_2_mdio
- port_2_speed_is_10_100
- port_2_speed_is_100
- port_3_mdio
- port_3_mdio
- port_3_mdio
- port_3_speed_is_10_100
- port_3_speed_is_100
- config_change_interrupt
- ptp_interrupt
- ptp_alarm
- pps_out

Component Name: multiport_tsn_switch_0

Configuration Interface | Global Switching Capabilities | Port Settings | Ethernet Protocols | Time Synchronization Network Capabilities

Timing and Synchronization | Traffic Shaping (IEEE802.1Qbv/IEEE802.1Qav) | Filtering and Metering (IEEE802.Qci) | Frame Replication and I

IEEE802.1Qci Enable

Filtering

- Size Filtering Active
- IPV Active
- Gate Filtering Active

Metering

- Flow Metering Active
- Number of Flowmeters: 1

Multiport TSN Switch (Ultrascale+) (21.01)

Documentation IP Location

Show disabled ports

- port_0_gmi
- port_1_gmi
- port_2_gmi
- port_3_gmi
- secure_chip
- secure_chip_valid
- timer_change_interrupt
- port_0_mdio
- port_0_mdio
- port_0_mdio
- port_0_speed_is_10_100
- port_0_speed_is_100
- port_1_mdio
- port_1_mdio
- port_1_mdio
- port_1_speed_is_10_100
- port_1_speed_is_100
- port_2_mdio
- port_2_mdio
- port_2_mdio
- port_2_speed_is_10_100
- port_2_speed_is_100
- port_3_mdio
- port_3_mdio
- port_3_mdio
- port_3_speed_is_10_100
- port_3_speed_is_100
- config_change_interrupt
- ptp_interrupt
- ptp_alarm
- pps_out

Component Name: multiport_tsn_switch_0

Configuration Interface | Global Switching Capabilities | Port Settings | Ethernet Protocols | Time Synchronization Network Capabilities

Timing and Synchronization | Traffic Shaping (IEEE802.1Qbv/IEEE802.1Qav) | Filtering and Metering (IEEE802.Qci) | Frame Replication and I

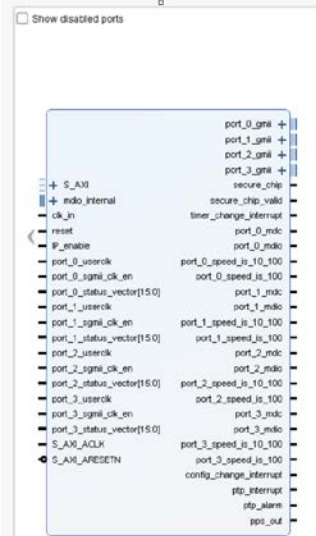
IEEE802.1Qbv IEEE802.1Qav

IEEE802.1Qav Enable: Custom Enablement (port by port)

Supported Maximum Gate Control List Depth: 256 Slots

Multiprot TSN Switch (UltraScale+) (21.01)

Documentation IP Location



Component Name: multiprot_tsn_switch_0

face: Global Switching Capabilities | Port Settings | Ethernet Protocols | Time Synchronization Network Capabilities | Advanced settings

FPGA

FPGA Family: UltraScale
UltraScale FPGA Type: UltraScale Plus ES2

Frame Buffering Type

Ingress Queue Implementation Type: BRAM
Egress Queue Implementation Type: BRAM
Egress Priority Queue Management Strategy: Store Frames in Buffer Assigned Capacity

Switching Datapath

Internal Datapath Width (bits): 64
The 128 bits datapath should only be used with high performance FPGAs.

Status Information

Enable IP Status Information

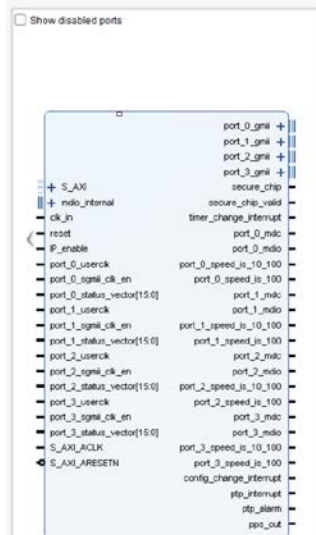
Other Settings

Statistics Registers Width (bits): 32

Bitstream Identification
 Autoconfiguration
 Enable BUFMRs

Multiprot TSN Switch (UltraScale+) (21.01)

Documentation IP Location



Component Name: multiprot_tsn_switch_0

face: Global Switching Capabilities | Port Settings | Ethernet Protocols | Time Synchronization Network Capabilities | Advanced settings

Filtering Database | Port Based VLAN | Quality of Service | Multicast Filtering/IGMP | Port Mirroring | Jumbo Frame | IEEE 802.1X

Priority Configuration

Number of Priority Queues for QoS: 4 Queues

Priority Type

Port Based Priorities
 Protocol Based Priorities
 PCP Based Priorities
 DSCP Based Priorities

虹科云课堂

HongKe Online Academy

2020年2月21日,虹科云课堂首次与大家见面,带来的第一节《CAN总线基础之物理层篇》课程,就得到了各位工程师朋友们的热情支持与参与,当晚观看人数4900+。我们非常感恩,愿不负支持与鼓励,致力将虹科云课堂打造成干货知识共享平台。

目前虹科云课堂的全部课程已经超过200节,如下表格是我们汽车相关的部分课程列表,大家通过微信扫描二维码关注公众号,点击免费课程直接进入观看,全部免费。

汽车以太网课程

智能网联下车载以太网的解决方案
SOME/IP协议介绍
基于CanEasy浅谈XCP
TSN/AVB 基于信用点的整形

TSN技术课程

基于TSN的汽车实时数据传输网络解决方案
TSN时间敏感型网络技术综述
以太网流量模型和仿真
基于TSN的智能驾驶汽车E/E架构设计案例分享
IEEE 802.1AS 时间同步机制
TSN技术如何提高下一代汽车以太网的服务质量?

CAN、CAN FD、CAN XL总线课程

CAN总线基础之物理层篇
CAN数据链路层详解篇
CAN FD协议基础
CAN总线一致性测试基本方法
CAN测试软件(PCAN-Explorer6)基本使用方法
CAN测试软件(PCAN-Explorer6)高级功能使用
浅谈CAN总线的最新发展: CAN FD与CAN XL
CAN线的各种故障模式波形分析

LIN总线相关课程

汽车LIN总线基本协议概述
汽车LIN总线诊断及节点配置规范
LIN总线一致性测试基本方法
LIN自动化测试软件(LINWorks)基本使用方法
LIN自动化测试软件(LINWorks)高级功能使用
基于CAN/LIN总线的汽车零部件测试方案

CAN高级应用课程

UDS诊断基础
UDS诊断及ISO27145
基于UDS的ECU刷写
基于PCAN的二次开发方法
CCP标定技术
J1939及国六排放
OBD诊断及应用(GB3847)
BMS电池组仿真测试方案
总线开发的流程及注意事项
车用总线深入解析

汽车测修诊断相关课程

汽车维修诊断大师系列-如何选择示波器
汽车维修诊断大师系列-巧用示波器
汽车维修诊断-振动异响(NVH)诊断方案

工业通讯协议基础课程

PROFINET协议基础知识
初识EtherCAT协议
初识CANopen协议
EtherNet/IP协议基础知识
IO-Link: 工业物联网的现场基础
新兴工业级无线技术IO-Link Wireless



关注获取最新课程



汽车电子bilibili主页



工业智能互联
bilibili主页

智能通讯领域专业的 资源整合及技术服务落地供应商

关于虹科

虹科电子科技有限公司（前身是宏科）成立于1995年，总部位于中国南方经济和文化中心-广州；还在上海、北京、成都、西安、苏州、台湾、香港，韩国和日本设有分公司。

我们是一家高新技术公司，是广东省特批的两高四新、三个一批、专精特新和瞪羚企业，并与全球顶尖公司有多领域的深度技术合作，业务包括工业自动化和数字化、汽车研发测试、自动驾驶等领域；医药和风电行业等的环境监测；半导体、轨道交通、航空航天等测试测量方案。

虹科工程师团队致力于为行业客户提供创新产品和解决方案，全力帮助客户成功。

智能互联事业部

虹科是一家在通讯领域，尤其是汽车电子和智能自动化领域拥有超过 15 年经验的高科技公司，致力于为客户提供全方位的一站式智能互联解决方案。多年来，我们与全球行业专家深度合作，成为了行业内领先的通讯技术服务商。我们提供全面的软硬件解决方案，包括【CAN/CAN FD、LIN、车载以太网、TSN、IO-Link/IO-Link wireless、OPC UA、CANopen、PROFINET、EtherNet/IP、EtherCAT】等各类通讯协议的解决方案、测试方案、培训和开发服务等。

我们以满足客户需求为导向，以技术能力为基础，为国内外企业提供最适合的产品和最满意的服务。目前我们服务的客户已经超过 5000 家，我们自主研发的 EOL 测试系统、CCP/XCP 标定和 UDS 诊断服务开发服务以及 TSN 网络验证测试系统等也已经在业内完成超过 1000 次安装和测试。我们的方案覆盖了各行业知名企业，得到了包括蔚来，比亚迪，长城，联影，东芝三菱，安川等多个用户的一致好评。



华东区（上海）销售
高印祺

电话/微信: 136 6024 4187
邮箱: gao.yinqi@intelnect.com



华东区（非上海）销售
林燕芬

电话/微信: 135 1276 7172
邮箱: lin.yanfen@intelnect.com



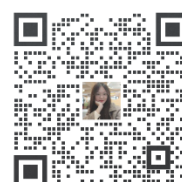
华南区销售
刘洋

电话/微信: 189 2224 3009
邮箱: liu.yang@intelnect.com



华北区销售
张瑞婕

电话/微信: 181 3875 8797
邮箱: zhang.ruijie@intelnect.com



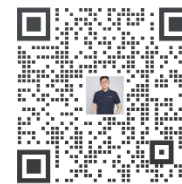
汽车以太网（全国）
邵越

电话/微信: 136 0002 4397
邮箱: shao.yue@intelnect.com



协议开发方案（全国）
郭泽明

电话/微信: 189 2224 2268
邮箱: guo.zeming@intelnect.com



HongKe
虹科

虹科电子科技有限公司

www.intelnect.com
info@intelnect.com

广州市黄埔区开泰大道30号佳都PCI科技园6号楼

T (+86)400-999-3848

各分部: 广州 | 成都 | 上海 | 苏州 | 西安 |
北京 | 台湾 | 香港 | 日本 | 韩国

版本: V1.0 - 24/6/25



获取工业行业资料 获取汽车行业资料